

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-079783

(43)Date of publication of application : 22.03.1996

(51)Int.Cl.

H04N 9/68

(21)Application number : 06-239374

(71)Applicant : SONY CORP

(22)Date of filing : 07.09.1994

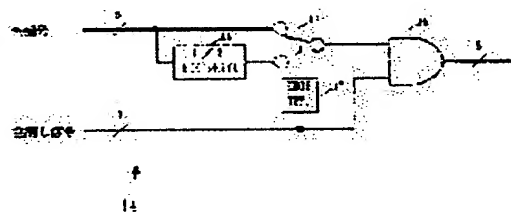
(72)Inventor : UEDA YASUO

(54) ACHROMATIC EDGE PROCESSING CIRCUIT

(57)Abstract:

PURPOSE: To display a video image in a natural gradation even when an achromatic control signal is represented in 1-bit.

CONSTITUTION: An achromatic detection circuit detects a high luminance component and a vertical edge component in a video signal. The detection output is fed to an edge detection circuit 17 of an achromatic circuit and one input terminal of an AND gate 20 as a 1-bit achromatic signal. On the other hand, the color signal is fed to one fixed terminal of a switch 19, given to a 1/2 bit shift circuit 18, in which the bit is shifted at a multiple of 1/2 and the result is fed to other fixed terminal of the switch 19. The switch 19 is switched based on a detection output of the edge detection circuit 17. A selected output by the switch 19 is fed to the other input terminal of the AND gate 20. The AND gate 20 mutes an achromatic signal.



LEGAL STATUS

[Date of request for examination] 13.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3339202

[Date of registration] 16.08.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-79783

(43)公開日 平成8年(1996)3月22日

(51)Int.Cl.⁶

H 0 4 N 9/68

識別記号

A

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数2 F D (全 6 頁)

(21)出願番号 特願平6-239374

(22)出願日 平成6年(1994)9月7日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 上田 康夫

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74)代理人 弁理士 杉浦 正知

(54)【発明の名称】 色消しエッジ処理回路

(57)【要約】

【目的】 色消し制御信号を1ビットで表す場合でも、自然な階調で映像を表示する。

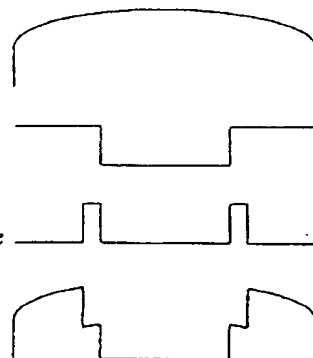
【構成】 色消し検波回路で映像信号中の高輝度部分及び垂直エッジ部分を検波する。この検波出力は1ビットの色消し信号として色消し回路のエッジ検出回路17及びANDゲート20の一方の入力端子に供給される。一方、色信号はスイッチ19の一方の固定端子に、また、1/2ビットシフト回路18で1/2倍にビットシフトされてからスイッチ19の他方の固定端子に供給される。エッジ検出回路17の検出出力に基づいて、スイッチ19が切り換えられる。スイッチ19の選択出力は、ANDゲート20の他方の入力端子に供給される。ANDゲート20により、色消し信号がミュートされる。

A 入力

B 色消し信号

C 色消しエッジ

D 出力



【特許請求の範囲】

【請求項1】 映像信号中の高輝度部分及び垂直エッジ部分を検波する第1の検波手段と、

上記第1の検波手段の検波出力のエッジを検波する第2の検波手段と、

上記第2の検波手段の検波出力により、上記映像信号中の色信号または所定量だけビットシフトされた色信号を選択出力する選択手段と、

上記第1の検波手段の検波出力及び上記選択手段で選択された色信号に基づいて、上記第1の検波手段の検波出力をミュートするミュート手段とからなり、

上記第2の検波手段により検波されたエッジのレベルを変化させ、上記第1の検波手段の検波出力をミュートさせるようにした色消しエッジ処理回路。

【請求項2】 上記エッジ処理回路は、CCDビデオカメラにより撮像された映像信号の色消しエッジ処理を行うことを特徴とする請求項1記載の色消しエッジ処理回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 この発明は、例えばCCDビデオカメラにより撮像された映像信号の色消しエッジ処理を行う色消しエッジ処理回路に関する。

【0002】

【従来の技術】 撮像素子としてCCDが用いられるCCDビデオカメラが知られている。CCDビデオカメラで撮影する場合には、CCDの性質上、撮像信号の高輝度部分及び垂直エッジ部分で実際の色と異なる色が付いてしまう。この問題を解決するために、高輝度部分及び垂直エッジ部分を検出して、その部分の色信号レベルを小さくすることが行われる。この処理は、例えば、複数のゲートで構成される色消し検波回路により行われる。この色消し検波回路の出力により、色消し回路が動作し、実際の色と異なる色の信号がCCDから出力されたとしても、モニタに表示される異なる色の付いた部分が目立たないものとなる。

【0003】

【発明が解決しようとする課題】 上述のように、色消し検波回路は複数のゲートから構成される。複数のゲートを用いると構成が複雑になる。そこで、このゲート数の増加を避けるため、ゲート数を極力抑えて高輝度部分及び垂直エッジ部分の検出を1ビットで行う方法がある。しかしながら、この場合には、色信号に対する制御はそのまま色を付けるか、または、完全に色を消してしまうかのどちらかになってしまう。従って、最小限のゲートを用いて色消し検波回路を構成する場合、色消しパルスのエッジ部分では突然色が消えたり、または色が付いたりしてしまい、視覚上気になることがある。

【0004】 図6は、モニタに出力される色信号を生成するまでの過程を示す波形図である。図6Aに示される

ような入力信号がCCDビデオカメラに入力されると、入力信号中の高輝度部分及び垂直エッジ部分が検出される。この検出結果は、1ビットで表現されるので、図6Bに示されるような色消し信号が発生される。この色消し信号に基づいて色信号がミュートされる。従って、最終的に、図6Cのような出力信号の映像がモニタから出力される。

【0005】 このように、高輝度部分及び垂直エッジ部分の検出を1ビットで行うと、色消し信号により高輝度部分や垂直エッジ部分の色信号がミュートされるだけなので、モニタ上に出力される信号波形は、色消し信号のエッジ部分で急激に色が消えてしまい、不自然な映像となってしまう。

【0006】 従って、この発明の目的は、ゲート数を増加させることなく、映像を自然な階調で表示することができる色消しエッジ処理回路を提供することにある。

【0007】

【課題を解決するための手段】 この発明は、映像信号中の高輝度部分及び垂直エッジ部分を検波する色消し検波回路9と、色消し検波回路9の検波出力のエッジを検波するエッジ検波回路17と、エッジ検出回路17の検波出力により、映像信号中の色信号または1/2倍だけビットシフトされた色信号を選択出力するスイッチ19と、色消し検波回路9の検波出力及びスイッチ19で選択された色信号に基づいて、色消し検波回路9の検波出力をミュートするANDゲート20とからなり、エッジ検出回路17により検波されたエッジのレベルを変化させ、色消し検波回路9の検波出力をミュートさせるようにした色消しエッジ処理回路である。

【0008】

【作用】 色消し検波回路9で、高輝度部分及び垂直エッジ部分が検波される。この検波出力は、1ビットの色消し信号として色消し回路14に供給される。色消し回路14内に設けられたエッジ検出回路17により、色消し信号のエッジが検出される。このエッジ信号がスイッチ19に供給されることにより、入力信号または入力信号を1/2倍にビットシフトした信号が選択出力される。色消し信号のエッジ信号が1/2のレベルにされる。また、色消し信号は、色信号及び色消し信号が供給されるANDゲート20によりミュートされる。これにより、画面上には、高輝度部分及び垂直エッジ部分が自然な階調で表示される。

【0009】

【実施例】 以下、この発明の実施例に関して図面を参照して説明する。図1は、この発明による色消しエッジ処理回路が適用されたCCDビデオカメラのブロック図である。レンズを介して入力された被写体の光量はCCD撮像素子1で光電変換された後、サンプルホールド及びAGC回路2に供給される。サンプルホールド及びAGC回路2では、入力信号に対してAGCがかけられてサ

ンプルホールドされる。サンプルホールド及びAGC回路2の出力信号は、A/D変換器3でデジタル信号に変換されて2Hディレイ回路4に供給される。2Hディレイ回路4では、A/D変換器3から供給されるデジタル信号に対して同時化処理がなされる。2Hディレイ回路4から出力される信号のうち、輝度信号がトラップ及びアパーチャ補正回路5に、色信号がマトリクス回路10にそれぞれ供給される。

【0010】トラップ及びアパーチャ補正回路5では、供給された輝度信号に対して、色成分のトラップ及びアパーチャ補正が行われる。トラップ及びアパーチャ補正回路5の出力信号は、ガンマ補正回路6でガンマ補正された後、シンク付加回路7でシンクが付加される。シンク付加回路7から出力される輝度信号は、D/A変換器8でアナログ信号とされ、アナログ輝度信号として出力される。

【0011】一方、マトリクス回路10では、供給された色信号からRGBの色信号が求められる。RGB信号は、ホワイトバランス回路11に供給されてホワイトバランス調整され、ガンマ補正回路12でガンマ補正される。ガンマ補正回路12から出力される色信号は、リニアマトリクス回路13でヒュー及びゲインの調整がなされる。リニアマトリクス回路13からの色信号は、色消し回路14を介して、エンコーダ15に供給される。エンコーダ15に供給された色信号は、色副搬送波でエンコードされる。エンコーダ15の出力信号は、D/A変換器16でアナログ色信号に変換され、変調色信号として出力される。

【0012】ところで、トラップ及びアパーチャ補正回路5には、色消し検波回路9が接続されている。色消し検波回路9では、供給された輝度信号中に、高輝度部分や垂直エッジ部分が存在するか否かの検出がなされる。色消し検波回路9での色消し信号の発生は、トラップ及びアパーチャ補正回路5から出力される輝度信号及び垂直アパーチャ補正信号を一定レベルのリファレンス信号と比較することによりなされる。その比較結果は、1ビットの制御信号として色消し回路14に出力される。色消し回路14では、色消し検波回路9からの色消し信号に基づいて色信号がミュートされる。これにより、実際の色と異なる色が付きそうな時には色が消され

ることとなる。

【0013】図2は、図1に示されるCCDビデオカメラを用いて出力信号を生成するまでの過程を示す波形図である。図2Aに示されるような輝度信号がトラップ及びアパーチャ補正回路5を介して入力されると、色消し検波回路9では、その高輝度部分や垂直エッジ部分が検出される。この検出結果に基づいて、図2Bのような色消し信号が生成される。色消し信号は、1ビットの制御信号として色消し回路14に供給される。色消し回路14では、色消し信号のエッジが検出される。そして、

図2Cに示すような色消しエッジ信号が生成される。

【0014】ところで、色消し回路14では、1/2倍にビットシフトされて通される色信号と色消し回路をスルーで通される色信号とが形成される。上述の色消しエッジ信号に基づいて、1/2倍にビットシフトされて通される色信号と色消し回路をスルーで通される色信号とが切り換えられてエンコーダ15に出力される。図2Dには、エンコーダ15に出力される信号の波形が示される。

【0015】図3は、色消し回路14の詳細を示すブロック図である。色消し回路14は、エッジ検出回路17、1/2ビットシフト回路18、スイッチ19及びANDゲート20からなる。図2Bに示される色消し信号が色消し検波回路9からエッジ検出回路17及びANDゲート20に供給される。また、リニアマトリクス回路13から出力される色信号が1/2ビットシフト回路18及びスイッチ19の固定端子の一方に供給される。1/2ビットシフト回路18では、色信号が1/2倍にシフトされる。1/2ビットシフト回路18の出力信号がスイッチ19の固定端子の他方に供給される。エッジ検出回路17に色消し信号が供給されると、この色消し信号のエッジ信号が検出される(図2C参照)。このエッジ信号がスイッチ19に供給されることにより、スイッチ19が1/2ビットシフト回路18に切り換えられる。スイッチ19により、1/2ビットシフト回路18が選択されると、1/2ビットシフト回路18を介した入力信号がANDゲート20に供給される。

【0016】ANDゲート20には、色消し信号及び1/2ビットシフト回路18を介した入力信号が供給される。ANDゲート20の出力信号により、元の色消し信号は、完全にミュートされる。この結果、図2Dに示すような出力信号がエンコーダ15に供給される。従って、図2Dからも分かるように、エンコードされる色信号のエッジ部分は滑らかなものとされる。このため、高輝度部分や垂直エッジ部分が視覚上目立たなくなる。

【0017】なお、図3の例では、エッジ部分は1/2のレベルとされているが、さらに3/4、1/2、1/4の3段階で色消しエッジ信号を切り換えることによって、色消しエッジをより滑らかにすることも可能である。また、本発明の変形例として、色消し後にフィルタリングすることも可能である。

【0018】図4は、色消し回路の変形例を示すブロック図である。なお、この回路では、色消し後にフィルタリングすることにより色消しエッジ信号が滑らかにされる。この色消し回路には、図5Aのような入力信号が供給される。色消し回路は、リニアマトリクス回路13から出力される色信号及び色消し検波回路から出力される色消し信号(図5B参照)が供給されるANDゲート21と、ANDゲート21の出力信号(図5C参照)が供給されるローパスフィルタ(以下、LPFとする)22

とからなる。システムの構成上、色消しとは関係なく、帯域制限、インターポレーション、デジメーション等で必要となるLPFがある場合、色消しをLPFの前で行うことで、特別にエッジ処理をしなくともフィルタでエッジ部分がだれることにより色消しエッジ信号を滑らかにすることができる。

【0019】即ち、供給される色信号及び色消し信号に基づいて、ANDゲート21によりエッジ部分の色信号が完全にミュートされ、もともと必要なLPF22にANDゲート21の出力信号が供給される。これにより、図5Dに示されるように、LPF22から出力される色消し後の色信号のエッジを滑らかにすることができる。LPF22は、システムの構成上、もともと必要であるので、色消しのエッジ処理によりゲート数が増えることもない。

【0020】さらに、上述の図3及び図4の回路を組み合わせることで、よりエッジ部分を滑らかにすることも可能である。

【0021】

【発明の効果】この発明に依れば、色消し制御信号が1

ビットのままとされるので、ゲート数を増やす必要がなく、色消し後のエッジ部分を滑らかにすることができる。

【図面の簡単な説明】

【図1】この発明による色消しエッジ処理装置が適用されたCCDビデオカメラのブロック図である。

【図2】この発明による色消しエッジ処理装置が適用されたCCDビデオカメラを用いて、出力信号を生成するまでの過程を示す波形図である。

【図3】色消し回路の詳細を示すブロック図である。

【図4】色消し回路の変形例を示すブロック図である。

【図5】色消し回路の変形例を用いた場合の出力信号を生成するまでの過程を示す波形図である。

【図6】従来の色消し回路における出力信号を生成するまでの過程を示す波形図である。

【符号の説明】

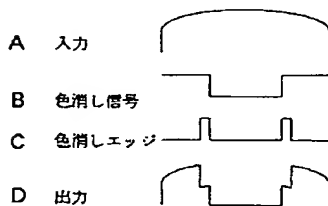
9 色消し検波回路

14 色消し回路

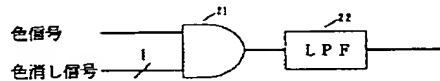
17 エッジ検出回路

18 1/2ビットシフト回路

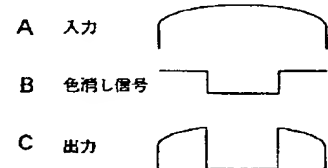
【図2】



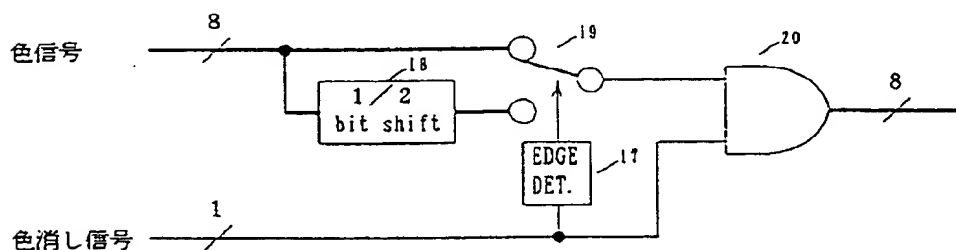
【図4】



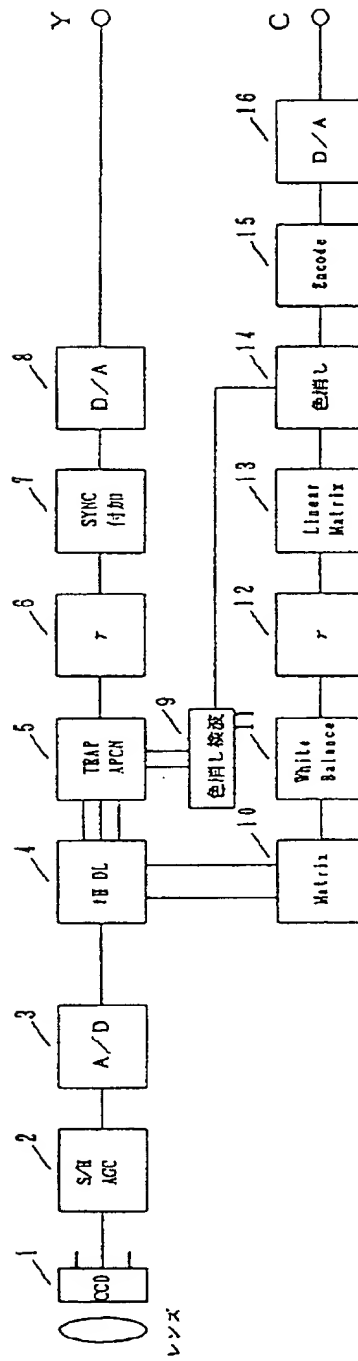
【図6】



【図3】



【図1】



【図5】

